编号： -

多

模

卫

星

导

航

模

拟

器

设

计

2020.08.20

**文件更改记录**

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| 序号 | 版本 | 修订日期 | 主要修订内容 | 修订 | 审核 | 批准 |
| 1 | V1.0 | 2020.08.20 | 创建文档 |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |
|  |  |  |  |  |  |  |

目 录

[1 总体设计 1](#_Toc48886149)

[2 硬件设计原则 2](#_Toc48886150)

[3 信号生成单元设计与实现 2](#_Toc48886151)

[3.1. 中频信号调制单元结构 2](#_Toc48886152)

[3.2. 中频调制卡 DSP 程序设计 3](#_Toc48886153)

[3.3. 中频调制卡 FPGA 程序设计 3](#_Toc48886154)

[3.4. 设备屏蔽设计 3](#_Toc48886155)

[3.5. 射频主要指标设计 4](#_Toc48886156)

[4 系统可靠性设计 7](#_Toc48886157)

[4.1. 可靠性定义 7](#_Toc48886158)

[4.2. 可靠性设计 7](#_Toc48886159)

[4.2.1. 可靠性指标 7](#_Toc48886160)

[4.2.2. 可靠性模型 7](#_Toc48886161)

[5 系统维修性设计 9](#_Toc48886162)

[5.1. 维修性指标 9](#_Toc48886163)

[5.2. 维修性模型 9](#_Toc48886164)

[5.2.1. 维修性分配 9](#_Toc48886165)

[5.2.2. 维修性预计 10](#_Toc48886166)

[5.3. 维修性设计措施 11](#_Toc48886167)

# 总体设计

为实现对导航系统信号体制仿真、验证、研究以及对接收机测试的目的，GNSS 信号模拟器必须具有足够的灵活性，对各种仿真任务具有充分的可控性，具有对干扰环境、高动态特性等的表示能力，并具有一定的扩展能力。

下面采用软件无线电架构方法，研制了GNSS信号模拟器，可模拟产生各种实际环境下GNSS接收机接收的空间导航卫星发播的导航信号，为接收机的调试和测试提供一种能够再现的、可控的仿真信号源；也可用于系统级仿真试验，支持不同动态情况对导航信号接收和信息处理的影响分析，对新导航信号体制的验证有着非常重要的现实意义。

着重研究从基带导航电文经过扩频调制、载波调制、数字正交上变频和D/A 转换到模拟中频信号产生的硬件实现过程，这是整个模拟器硬件信号产生的核心，最后给出了与硬件接收机的对接定位结果，验证了所产生信号的质量。

为了满足本项目所要求的多波段、多带宽、多级输出灵活组合的高动态高精度信号波形的实时产生，本方案采用软件无线电设计思想来构建 GNSS信号模拟器的总体架构，基于“上位机+PXI接口+DSP+FPGA+DAC+正交上变频通道+射频开关矩阵”的模拟器总体结构框图，如图1所示。

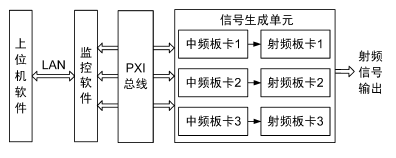


图1 GNSS信号模拟器框图

GNSS 信号模拟器主要由上位机软件、监控软件和信号生成单元组成。其中，上位机软件为数学仿真系统，负责人机交互，根据设定的星座轨道、信号结构、载体运动状态和传播误差等仿真计算各种信号状态参数和导航电文，产生基带级数据输出，并实时传送到监控软件。

数学仿真系统是导航信号模拟源的核心部件之一，完成对GPS、GLONASS、GALILEO、QZSS、IRNSS系统的空间部分、信号传播、用户接收数据生成的详细描述与仿真建模，为导航信号仿真系统提供所需的导航电文与观测数据。

外部系统通过GNSS接收机获取卫星星历，导航欺骗数据仿真软件通过计算获得卫星星历播发的卫星位置，采用动力学模型法计算卫星轨道，最终得到任意时刻卫星的位置、速度和加速度等参数。

电离层和对流层会对电磁波信号在大气中的传播产生影响。通过导航电文提供的广播电离层改正参数，改正信号传播过程中产生的电离层延迟；通过外部系统提供的环境温度湿度等信息，改正信号传播过程中产生的对流层延迟。

监控软件完成观测数据的处理和打包并通过PXI总线实时发送至硬件信号发生器；信号生成单元中的中频板卡负责完成各信号的扩频调制、副载波调制和载波调制，实现多普勒、码相位、载波相位和相对电平的精确控制，并合路后生成指定的模拟中频级信号输出; 信号生成单元中的射频板卡负责将信号和干扰上变频到指定的频点，进行功率控制，并经射频合路器后由同轴电缆或天线输出。

# 硬件设计原则

采用“数字化、智能化、可配置”系列先进技术，建成“高精度、技术先进、稳定可靠”的板卡。具体设计原则：

“适用、可靠、先进、经济”原则：贯彻“适用、可靠、先进、经济”八字设计方针，根据应用需求特点，充分满足设备功能性能与要求，并通过科学建模、严格预计、针对设计的方式全面提高设备可靠性，同时保证运行平台、处理技术、支撑技术的先进性与整体研制、生产、运维的经济合理性。

高效易用原则：充分考虑各类应用场景，采用针对性软、硬件设计措施，使产品设计具备操控便利、配置高效、知悉全面、维护快速、管理科学的特征，全面提升用户使用感受和设备配置管理效能。

开放扩展原则：针对系统信号体制变更与扩充需求，在模块化设计的基础上，采用灵活可配置式信号处理架构设计，充分考虑信号模拟和信号接收等模块的通用性与兼容性，满足信号体制变更、信号体制增量扩展和处理规模增量扩展能力。

“三化”设计原则：贯彻“通用化”、“系列化”、“组合化”设计原则，在设备设计要素模块化分解的基础上，实现分机、模块、软件、接口、结构的规范性和互连互换性，达成产品的高度成熟化设计。

GNSS信号模拟器项目的建设实施从建设阶段、项目管理、条件保障等三条横向并行路线展开，层层递进，精细管理，推进项目实施。以系统建设为主线，项目管理和科研条件为保障，分阶段实施，保障项目进度和质量。GNSS 信号模拟器项目建设横向并行路线演进的同时，兼顾彼此纵向的配合，并充分结合六性设计、自主可控设计、工程化设计、质量管理、运行维护等方面的设计与管理内容。充分继承已有生成式导航欺骗干扰对抗和转发式导航欺骗干扰对抗相关工程技术经验，将相关内容贯彻到每个工作阶段，从而最大限度的降低实施风险，保障实施进度和研制质量，提高系统的可靠性。

# 信号生成单元设计与实现

GNSS 信号模拟器中频板卡用于根据上位机软件计算出的电文数据和信号状态参数流完成各系统各可见卫星对应通道的扩频调制、副载波调制和载波调制，实现不同通道信号的多普勒、码相位、载波相位和相对电平的精确控制; 并经数字合路、数字上变频、DAC、放大和滤波生成指定的模拟中频级信号输出。

## 中频信号调制单元结构

中频信号调制采用3块( 可扩展)PXI板卡分别对不同频点的信号进行合成。每块板卡至少可产生2个频点的I、Q正交模拟中频信号(或一个频点的信号加上一路干扰信号)。中频调制卡利用 PXI 接口模块实现与上位机进行实时大流量数据交换；利用高性能 DSP 芯片作为中央处理单元，满足系统高速运算和数据传输的需求；利用高速大容量 FPGA满足系统中多通道数字波形合成的计算精度及高动态范围的要求。板卡上的其他电路包括SRAM、FLASH、数字上变频器、数模转换器、信号调理电路以及电源和复位电路等。

中频信号调制单元采用模块化设计。配备丰富的硬件资源，包括高速传输资源、数字信号处理资源、功能模块资源、接口资源等。Zynq芯片来完成信号收发处理、数据交互通信、在线加载升级等功能，对外提供监控功能；可根据需要，通过加载不同的嵌入式程序实现不同的功能应用。

整个中频调制板卡的工作时序由 FPGA 中的状态机控制; 使用 PXI 桥接芯片实现 PXI 总线与本地总线的桥接; 上位机软件子系统发送的数据存储在SRAM中，由高性能 DSP 读取并解析控制命令、电文和信号状态参数，计算信号状态控制字并存储在SRAM中;FPGA从SRAM中读取控制参数并存储在内部的状态控制寄存器中，FPGA 内部的数字波形合成模块再从状态寄存器中加载控制字，完成每个通道的扩频调制、副载波调制( GALILEO E1B 信号) 、正交载波调制和多通道数字合路; 数字上变频器完成从低中频到更高中频的数字上变频，数模转换器完成数模转换，再经信号调理电路( 包括低通滤波器、放大器与功分器) 生成指定的正交( I、Q)模拟中频信号输出。对于不同频点和支路的卫星信号，其生成通道结构不同。

## 中频调制卡 DSP 程序设计

在中频调制卡上的 DSP 用于计算每个信号通道的波形控制字以及一些系统控制字，包括: 卫星ID 控制字、载波频率控制字、码频率控制字、导航电文控制字、载波相位控制字、码相位控制字和幅度控制字。DSP 在 PXI 中断到来时从SRAM中读入数据，然后将数据类型转换并存储到另一SRAM中;在 FPGA 中断到来时，读取 FIFO 中的数据并转化为相应的控制字，控制 FPGA 的工作。FPGA 中断具有高优先级，而对 PXI 的中断采用中断查询的方式。外部中断每秒钟产生一次，卫星观测数据每20 ms更新一次，所以 DSP 在每次中断后计算 50 子帧信号状态控制字并存入SRAM中。

DSP用于控制AD芯片的工作状态，在不同的控制指令下产生不同的工作模式，用于满足终端需求。

SOC用于对程序加载，或远程程序更新，当需要更新程序时可以通过网络连接到SOC，并将新的程序固化到EMMC里，当发起程序加载后，可以将固化在EMMC里的程序通过SOC和FPGA之间的CFGBUS，加载到FPGA和DSP。SOC还可完成板卡温度、电压和电流的监控功能。

板卡FPGA和其他板之间有30X GTX互联、5XGTX互联，可以进行数据通信；和其他业务板的网络交换机之间有5XSGMII互联，可以进行数据通信；FPGA对外有12X GTX光纤模块，可以通过该模块直接访问板卡的FPGA，通过该光纤进行数据和控制交互。SOC、DSP和 FPGA都连接了DDR3内存，用于缓存高速数据。

## 中频调制卡 FPGA 程序设计

每个信号通道主要由码 NCO、PRN码发生器、历元计数器、导航电文移位寄存器、扩频调制器、乘法器、载波 NCO、正交调制器和一系列参数寄存器组成。单个信号通道输出 I、Q 两路数字中频信号。数字波形合成过程中采用低中频数字正交载波调制体制以保证在受限的 DDS 时钟速率和多带宽要求下统一实现各信号形式而避免频谱混叠，也避免了较大的杂散分量；同时支持以 I、Q 两路模拟中频信号输出，使射频子系统能够采用正交上变频来抑制镜像分量的产生，如果正交信号的幅度和相位一致性满足要求，则可省去射频滤波器，同时可以适应射频频点的变化。

信号产生模块的输出信号强度通过FPGA基带信号功率+DA芯片数控衰减量级控制，其中基带信号功率可调范围30dB，DA芯片数控衰减量可调范围60dB，合计可调范围90dB。

功率控制步进由基带信号功率控制和DA芯片数控衰减控制共同决定，其中基带信号功率控制采用16位中频数据，考虑功率的线性变化，功率调整有效位数取12位，则基带功率控制分辨率为=0.002dB，在实际调整过程中，按照0.1dB步进进行调整；同时，DA芯片数控衰减步进值为0.5dB。两者综合考虑，功率控制步进0.5dB，满足技术指标要求。

## 设备屏蔽设计

系统设备的屏蔽主要是板卡模块的屏蔽设计。

对于板卡模块的屏蔽设计结合具体情况采取不同措施。主要措施有：

1）盒体采用分腔结构，减少模块间信号相互串扰；

2）盒体与盖板结合面处加导电橡胶等屏蔽材料；

3）设计成多层盖板，尽可能消除大的缝隙；

4）尽量不使用焊接结构，若不能避免要减少焊缝长度，用满焊焊透；

5）各种模块合理布局，把有源、无源等元器件分开，以减少空间上的耦合感应与辐射干扰影响，防止被动干扰和主动干扰；

6）电源入口加电源滤波器，从电源模块到电路模块的电源线都加LC滤波电路，防止信号沿电源线传播；

7）良好接地。

## 射频主要指标设计

模拟器最终输出导航射频信号用于接收机测试。射频信号质量必须特别设计。a）通道间一致性

射频链路原理框图如下。



图2 链路原理框图

对输出相位差要求，主要是比较L1和L2合路后的两路之间的相位差，其中影响最大的是合路器的相位一致性。由图3合路器相位指标参数可知L1和L2频段合路相位差≤1°。



图3 合路器相位指标参数

同时还要保证两路的衰减在相同状态下进行比较，其中滤波器要求相位一致性≤±3°，其余器件采用相同批次，电路设计采用完全一致的通道电路，最终可以实现相位差≤±5°的要求。

b）带内平坦度



图4 链路单元原理框图

模块工作在线性状态，因此通道上每级器件的增益（插损）特性如下。

* 合路器



图5 合路器损耗数据

在通带：950MHz～2150MHz；带内平坦度任意200MHz：≤0.1dB@

全频带范围≤0.3 dB@；

* 带通滤波器

该滤波器为定制器件，为了尽量满足平坦度的要求，该滤波器的特性如下：

通带：950MHz～2150MHz；

带内平坦度：≤0.3dB@任意40MHz ≤1.5dB@全频带范围；



图6 **带通滤波器S参数曲线**

* 数控衰减器

数控衰减器的插入损耗曲线如图7所示:

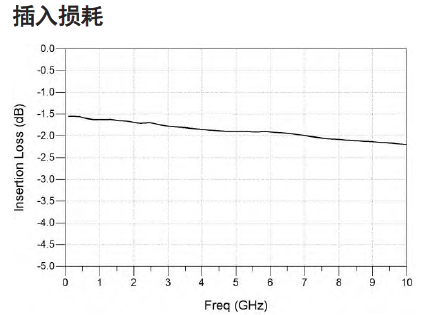


图7 **数控衰减器损耗特性参数**

* 放大器

数控衰减器的插入损耗曲线如图8所示:

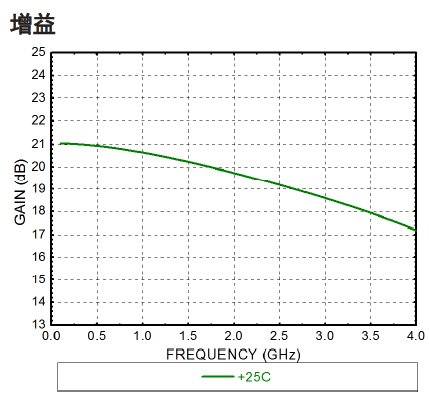
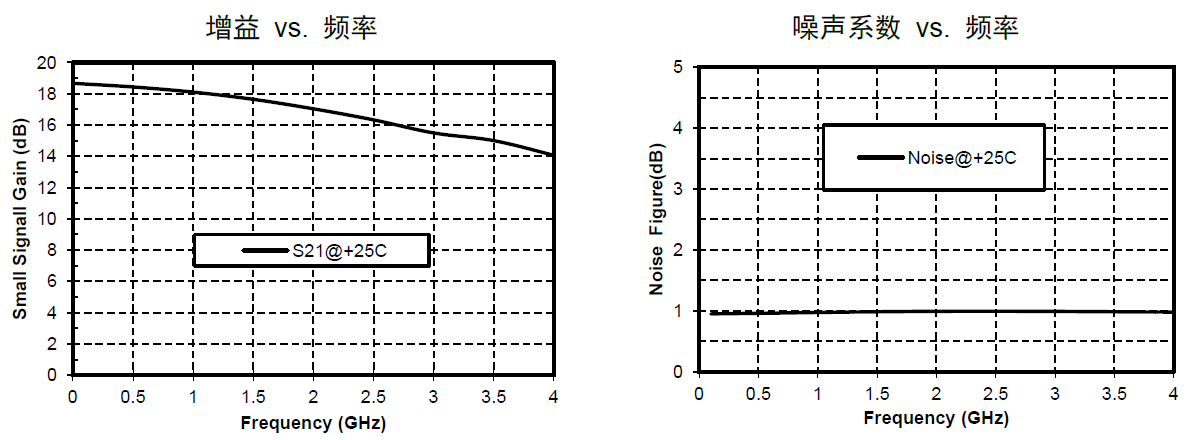


图8 **放大器增益特性参数**

综上，除滤波器外的其它器件的增益（插损）波动，都是随着频率升高而降低（增大）的，全频带合计≤1.5dB。再加滤波器和电路匹配设计，并且在链路末级设计有均衡器，能够均衡整个带宽的平坦度，使全频段范围内带内增益平坦度达到±1dB以内。

而且从以上曲线看，增益或插损全部是单调变化，最终可以实现任意40MHz范围±0.2dB的平坦度。

c) 通道间隔离度

通道间隔离度指各端口之间信号相互独立，不会相互干扰，通道间优秀的隔离度，可使输出信号更为纯净。链路框图如图9所示



图9 链路框图

两路L合路通道为独立通道，通过设计独立腔体，从物理空间进行隔离防止空间串扰。



图10 合路器隔离度

每路通道采用的合路器为选用二路合路器，合路器具有隔离度高的优点，在工作频段L1频段（1557MHz～1612MHz）和L2频段（1164MHz～1278MHz），隔离度达到40dB以上；在整个全频带（950MHz～2150MHz）隔离度达到30dB以上；前级低噪放反向隔离度20dB，经过计算合路器与前级低噪放的隔离度，可使通道间隔离度可达到50dB以上。

其次在电源端将给各功能单元供电处理分开，经稳压处理后再提供给放大器，电源不共用，减小电源通路串扰。更好的避免他们之间的相互影响，增加单元链路之间的隔离。



图11 电源处理原理框图

通过以上措施，可以保证通道间隔离度实现≥35dB。

# 系统可靠性设计

## 可靠性定义

MTBF是Mean Time Between Failure的缩写，就是设备2次故障之间的平均时间间隔，称之为平均故障间隔时间。

MTBF反映的是设备的发生故障的频率，是生产部门和维修部门共同的指标，MTBF越大越好，MTBF单位通常是小时（h）。

## 可靠性设计

### 4.2.1. 可靠性指标

模拟器设备可靠性MTBF按照2000h设计。对设备进行分解，模拟器主要由主控单元、时钟及分路单元、基带单元、射频合路单元组成。

### 4.2.2. 可靠性模型

由框图可知，主要由四部分组成，上述每一设备均作为相对独立的部分，一旦发生故障，整个系统将不能正常工作，因此可按照串联模型进行设计。



图12 系统串联模型

#### 4.2.2.1. 可靠性指标分配

由于各个板卡单元对系统可靠性的影响不同，所以，一般都采取加权分配的原则，对可靠性指标进行合理地分配。加权分配法考虑各板卡单元的重要性、复杂性、环境条件、维修性、技术成熟性和元器件质量等因素的差别，以某一板卡单元为参考基准相对取值，通过计算，将系统可靠性指标分配到各个单元。

1）重要因素

根据各板卡单元发生故障对全系统可靠性影响的大小，以相对重要性取值。

2）复杂因素

根据各板卡单元发生故障对全系统可靠性影响的大小，以相对复杂性取值。

3）环境因素

根据各板卡单元所处的环境条件（温度、湿度等）相对取值。

4）维修因素

根据各板卡单元的维修难度相对取值。

5）技术成熟因素

根据各板卡单元的技术继承性和采用高新技术的多少，以相对技术成熟程度取值。

6）元器件质量因素

根据各板卡单元采用的元器件质量相对好坏取值。

根据前述章节建立的可靠性模型，系统为串联模型。在串联系统中，组成系统的所有单元中任一单元的失效（故障）就会导致整个系统失效（故障），串联系统的数学模型表达式为：



式中，为整机失效率，为第i模块的失效率，N为参加可靠性指标分配的模块数。

串联系统的平均故障间隔时间计算公式为：



模型中各模块对可靠性的贡献不同，可以采用工程加权分配法对整机可靠性指标进行分配。设备加权系数的确定主要考虑各部分的重要性、复杂性、技术成熟性、环境条件、元器件质量等因素。在分配过程中还要通过相似类比的方法，参考类似系统的工程经验。影响可靠性指标的主要因素如表1所示。

表1 可靠性指标的主要影响因素

| 序号 | 因素名称 | 符号 | 说明 |
| --- | --- | --- | --- |
| 1 | 重要因素 |  | 指第i模块发生故障时对全系统可靠性影响程度，取相对值。重要性越高，取值越大。 |
| 2 | 复杂因素 |  | 以第i模块元器件数量多少、技术难易等相对复杂性取值。元器件数越多、设备越复杂则取值越大。 |
| 3 | 维修因子 |  | 指第i模块维修难易程度的相对值。故障越难剥离、维修时间越长，则取值越大。 |
| 4 | 技术成熟因素 |  | 指第i模块技术成熟程度的相对值。技术上不成熟的部分，取值相对大些。 |
| 5 | 环境因素 |  | 指第i模块所处环境（室内、室外）的相对取值。环境越恶劣，取值越大。 |
| 6 | 元器件质量因子 |  | 指第i模块所用元器件质量相对好坏的取值。 |

由以上六个主要因素可得到每个因素的评定系数，于是第i模块的综合评定系数为：

整机设备的综合系数评定值为：

各模块的MTBF分配值为：

根据系统需求，设备的MTBF为2000小时。按照设备可靠性模型，则各板卡单元的MTBF分配如表2所示，设计中选择射频合路单元作为参考（权值为1）进行影响加权因子分配。

表2 设备MTBF组合因子评定分配表

| 项目 | 主控单元 | 时钟及分路单元 | 基带单元 | 射频合路单元 |
| --- | --- | --- | --- | --- |
| 重要性Ki1 | 1.3 | 1.3 | 1.1 | 1.1 |
| 复杂性Ki2 | 0.9 | 0.9 | 1 | 1 |
| 维修性Ki3 | 1 | 1 | 1 | 1 |
| 技术成熟Ki4 | 0.9 | 0.8 | 1 | 1 |
| 环境条件Ki5 | 1.2 | 1.2 | 1.1 | 1 |
| 器件质量Ki6 | 1 | 1 | 1 | 1 |
| Wi | 1.26 | 1.123 | 1.21 | 1.1 |
| W | 4.70 | | | |
| MTBF分配目标 | 2000 | | | |
| MTBFi计算值 | 7433.99 | 8363.25 | 7763.31 | 8539.64 |
| MTBFi分配值 | 8000 | 8500 | 8000 | 9000 |
| λi（1×10-5） | 12.5 | 11.76 | 12.5 | 11.11 |

按表中分配值反算的失效率对设备的MTBF检核计算结果为：小时

设备的分配反算值满足2000小时的MTBF目标值，并留有一定系统余量。

# 系统维修性设计

## 维修性指标

考虑到多模式卫星导航信号模拟器使用频繁，需要对系统维修性开展详细设计。

平均维修时间按通常指标设计：MTTR≤0.5小时。

## 维修性模型

依据总体设计方案，模拟器的维修性模型与可靠性模型一致。

### 5.2.1. 维修性分配

MTTR（Mean Time to Repair）是产品维修性的一种基本设计参数，其度量方法为：在规定的条件下和规定的时间内，产品在规定的维修级别上，修复性维修总时间与该级别上被修复产品的故障总数之比，因此该参数与可靠性设计中的无故障连续工作时间（MTBF）具有密切的关系。系统的现场基本维修均采用模块可更换单元的维修方式，MTTR的分配和预计可据此开展。

维修性分配根据GJB/Z57-1994《维修性分配与预计手册》开展，依据该标准，可用的维修性分配方法包括等值分配法、故障率分配法、按故障率和设计特性的综合加权分配法、利用相似产品维修性数据分配法、保证可用度和考虑各单元复杂性差异的加权分配法等5种方法。综合考虑系统的组成架构、设备复杂度以及三化设计特性，宜采用综合加权因子分配法进行分配设计。

系统中的不同组成设备对系统维修性的影响不同，综合加权因子分配法以某板卡单元为参考基准相对取值，通过计算，将系统可靠性指标分配到板卡单元。分配主要考虑以下因素：

标准化、模块化程度。指该板卡单元采用器件的标准化、模块化程度的高低。

故障定位、检测。单元故障定位指示、自动化检测程度的高低。

故障部位的可更换性。该板卡单元故障部位更换的难易。

故障部位的可接近性。该板卡单元故障部位可接近性的难易。

系统平均修复时间的分配，是根据各板卡单元的MTBF分配值，适当选取分配加权因子，采用下式计算每个板卡单元的平均修复时间：



式中：MTTRS—系统平均修复时间；

MTTRi—第i个板卡单元平均修复时间；

—系统总的分配加权系数；

—第i个板卡单元的分配加权系数；

（j =1～4）分别表示第i个板卡单元的权值因素。

根据系统可用度及可靠性指标可以计算得出模拟器的MTTR目标为30分钟，分配结果可以作为有维修的相关设备可靠性分配和预计依据。将射频合路单元作为参考（各项权值为1），其余板卡单元加权因子、系统可维修性分配如表所示。表中板卡单元失效率为MTBF分配的结果。

表3 模拟器维修性分配

| 项目 | 主控单元 | 时钟及分路单元 | 基带单元 | 射频合路单元 |
| --- | --- | --- | --- | --- |
| 模块化Ki1 | 1 | 1 | 1 | 1 |
| 故障定位Ki2 | 1.3 | 1 | 1.3 | 1 |
| 可更换性Ki3 | 1 | 1 | 1.2 | 1 |
| 可接近性Ki4 | 1 | 1 | 1 | 1 |
| Ki | 4.3 | 4 | 4.5 | 4 |
| λi（1×10-5） | 14.29 | 12.5 | 14.29 | 14.29 |
| λiKi（1×10-5） | 61.43 | 50 | 64.29 | 57.14 |
| K | 4.21 | | | |
| MTTR分配目标 | 30 | | | |
| MTTRi计算值 | 30.67 | 28.53 | 32.09 | 28.53 |
| MTTRi分配值 | 25 | 25 | 30 | 25 |
| 整体MTTR反算 | 26.29 | | | |

按分配值计算出整体的平均修复时间为26.29分钟，从分配的修复时间看，尽管满足预期指标要求，但系统维修时间是很紧张的，因此，必须加强维修性设计，才能满足系统MTTR指标要求。

### 5.2.2. 维修性预计

维修性预计根据GJB/Z57-1994《维修性分配与预计手册》开展，依据该标准，可用的维修性预计方法包括概率模拟分配法、功能层次预计法、抽样评分预计法、运行功能预计法、时间累计预计法、单元比对预计法等6种方法。结合系统的详细设计，各单机的研制基本采用插卡式通用机箱设计，内部模块的拆装方便、简单，且具有长期的积累数据予以支撑。因此，系统的维修行预计宜选用时间累计预计法进行。

在该方法中，需要首先确定更换单元特性、种类及数量，并具有维修准备时间、分解时间、更换时间、调整时间、检验时间的数据支撑，则单机设备的维修时间是上述时间的累计，即：。

## 维修性设计措施

结合维修性分配权值，维修性的提高通常主要考虑产品的标准化模块化程度、故障定位检测自动化程度、故障部位的可更换性和故障部位的可接近性等。模拟器的设计基于三化设计思想，以模块化设备为主实现系统的集成，为保障系统的连续稳定运行，采用现场可更换模块的替换模式对故障设备先行维修，故障模块再另行处理或返厂维修，以此保证维修性。

良好的维修性设计，也是提高整机可靠性的重要措施。缩短维修时间是维修设计的重点，维修时间由下列三项决定：故障定位时间、故障排除时间、恢复验证时间。

1）缩短故障定位时间：尽可能采用微机自动检测技术，自动定位到部件。在单元面板上设置必要的状态显示，作为又一种定位手段，从而可大大缩短故障定位时间；

2）缩短故障排除时间：在结构设计上，整部件、关键器件必须便于拆装，最大限度缩短更换备件的时间；

3）缩短恢复验证时间：关键指标测试有测试孔，状态有显示，可调部位必须调整方便，以缩短恢复验证时间。